

# CPU

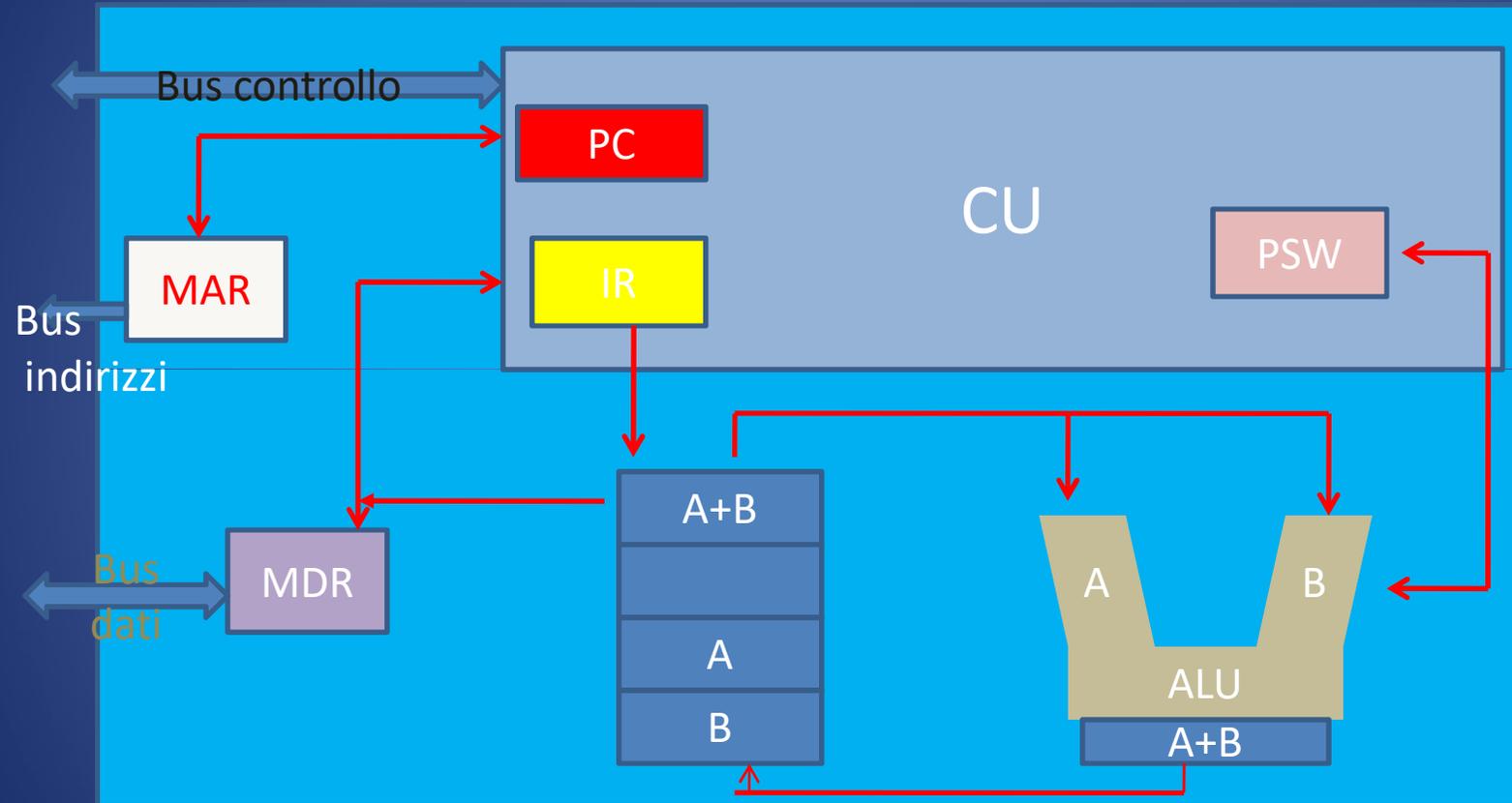
Architettura e funzionalità

# Central Processing Unit

- È formata fundamentalmente da due parti:  
ALU e CU
- ALU= Arithmetic Logic Unit
- CU= Central Unit



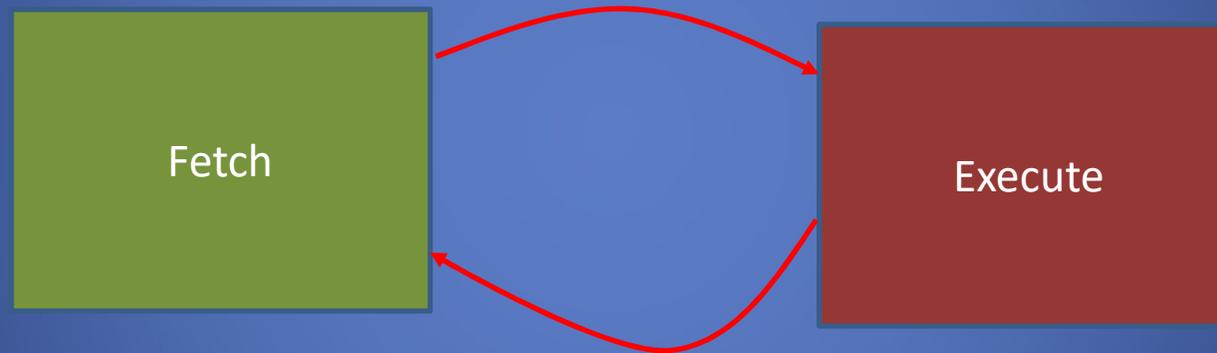
# Architettura



# Ciclo macchina

- Il ciclo macchina comprende quattro fasi:
  - Fetch dell'istruzione – la CPU preleva l'istruzione da leggere; è la CU a leggere dai registri l'istruzione da eseguire mentre il PC si aggiorna
  - Decode dell'istruzione – l'istruzione viene decodificata per livelli più vicini alla macchina, fino ai circuiti logici tramite microistruzioni contenute nella ROM
  - Fetch degli operandi – gli operandi vengono prelevati dalla memoria principale o dai registri interni
  - Execute – l'istruzione viene eseguita

# Ciclo macchina



# Funzionalità di CU

- CU Control Unit:
  - PC Program Counter è un registro parzialmente raggiungibile dal programmatore e che contiene in ogni fase di avanzamento del programma, l'indirizzo di memoria in cui si trova l'istruzione successiva da eseguire
  - IR Instruction Register contiene l'istruzione prelevata durante la fase di fetch
  - PSW Process Status Word, è il registro di flag, bandiere; contiene le seguenti informazioni dell'ultima operazione eseguita:
    - ZF Zero Flag-segnala se l'ultima operazione dava risultato zero
    - CF Carry Flag segnala se l'ultima operazione eseguita dava riporto
    - OF Overflow Flag segnala se c'è overflow
    - PF Parity Flag dà 1 se l'ultimo risultato è pari altrimenti dà 0
    - SF Sign Flag segnala true se il risultato dell'ultima operazione è negativo altrimenti, segnala false

# Funzionalità di ALU

- MDR Memory Data Register è un registro interno che contiene momentaneamente i dati; è un buffer tri-state collegato direttamente alla memoria centrale o ai dispositivi I/O
- MAR Memory Address Register, registro indirizzi; nella fase di fetch, contiene gli indirizzi della celle di memoria dell'istruzione; nella fase execute, si trova l'indirizzo degli operandi o dei dispositivi I/O
- Registri generali: contengono momentaneamente i dati da elaborare; possono provenire dalla memoria o da altri registri; una volta elaborati i dati, ritornano ai registri generali per essere rielaborati o per essere trasmessi ai dispositivi di I/O o alla memoria centrale