

Questionario Sistemi e Reti

1. Un microprocessore ha architettura:
 - a. CISC
 - b. RISC
 - c. client/server
2. Un microcontrollore ha architettura
 - a. Von Neumann
 - b. Harvard
 - c. pipeline
3. L'architettura pipeline è:
 - a. un modello per comunicare
 - b. un'architettura non Von Neumann per diminuire i tempi di calcolo della CPU
 - c. un'architettura multiprocessore
4. Nell'architettura Harvard:
 - a. memoria dati e memoria programmi sono sullo stesso device
 - b. memoria dati e memoria programmi sono su device differenti
 - c. esiste solo memoria programmi ma non memoria dati
5. La parola CPU è un acronimo e sta per:
 - a. Central Unit Processing
 - b. Calculator User Program
 - c. Cyber Unit Program
6. La CPU può essere suddivisa nelle seguenti parti:
 - a. memoria RAM e memoria ROM
 - b. memoria e bus
 - c. ALU e CU
7. I registri sono formati da:
 - a. memoria RAM
 - b. memoria ROM
 - c. memoria flash
8. Nei seguenti punti sono elencati i registri della CPU alcuni non appartengono ad essa:
 - a. flag, CU, MAR, MDR, PC
 - b. flag, MAD, MOS, PC, SP
 - c. MAD, PC, SP, CU, MDR
9. Le fasi del pipeline avvengono secondo il seguente ordine:
 - a. fetch, esecuzione, memorizzazione, decodifica, scrittura
 - b. memorizzazione, decodifica, fetch, esecuzione, scrittura
 - c. fetch, decodifica, esecuzione, memorizzazione, scrittura
10. La piramide delle memorie classifica:
 - a. le memorie più costose e più veloci alla base, quelle più lente e meno costose al vertice
 - b. le memorie con maggiore capacità e più lente alla base, quelle con minore capacità e più veloci al vertice
 - c. le memorie più veloci alla base, le più lente al vertice

11. I bus sono:

- a. cavi conduttori per trasmettere dati, indirizzi e controllo
- b. memorie speciali di dati
- c. cavi conduttori per trasmettere dati, tempo e controllo

12. Il clock all'interno di un microprocessore o microcontrollore serve per:

- a. solo per calcolare l'ora
- b. sincronizzare i processi
- c. è un optional

13. Le memorie RAM sono:

- a. volatili ma sia di lettura che di scrittura
- b. volatili ma di sola lettura
- c. non volatili ma di sola lettura

14. I registri sono formati da:

- a. memoria Flash
- b. memoria RAM
- c. memoria ROM

15. La memoria cache è:

- a. una memoria invisibile, piccola, di tipo SRAM; è molto veloce
- b. è una memoria invisibile, piccola di tipo ROM; è molto veloce
- c. è una memoria di tipo flash, molto piccola e molto veloce