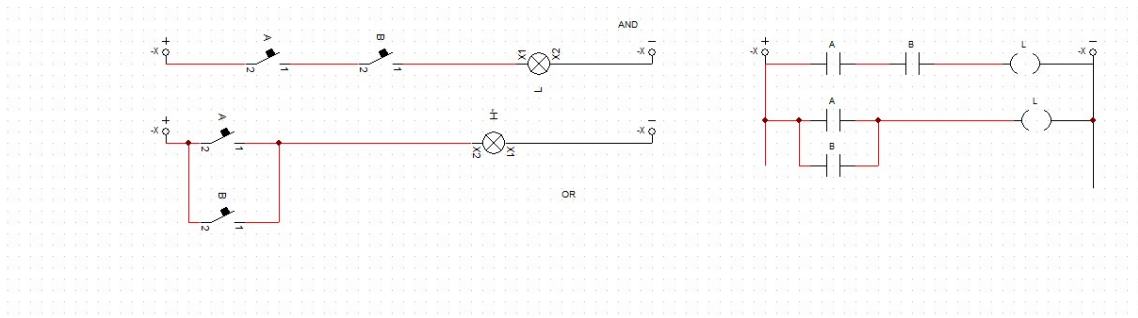


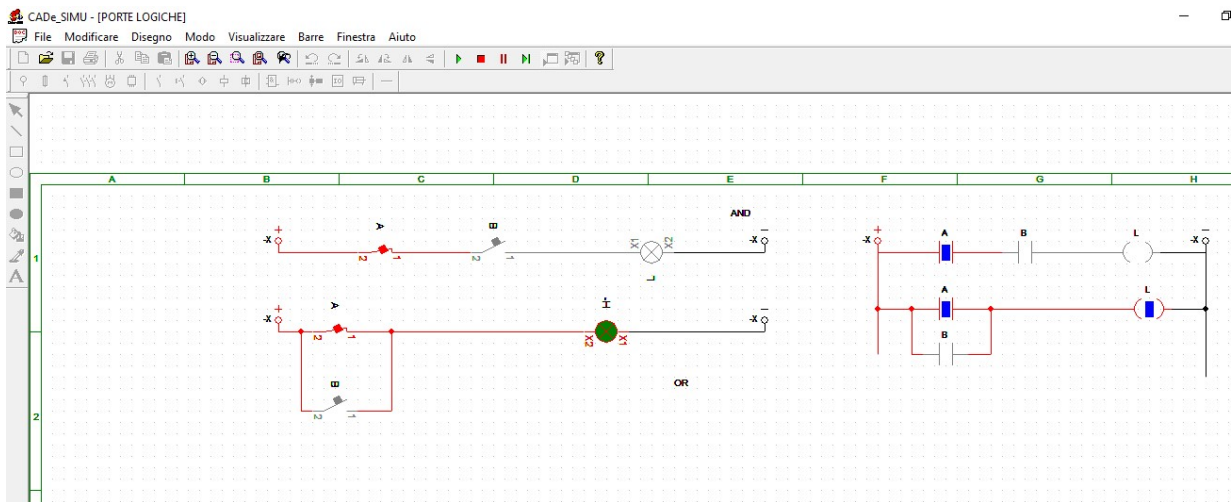
Porte logiche con PLC



Simulazione

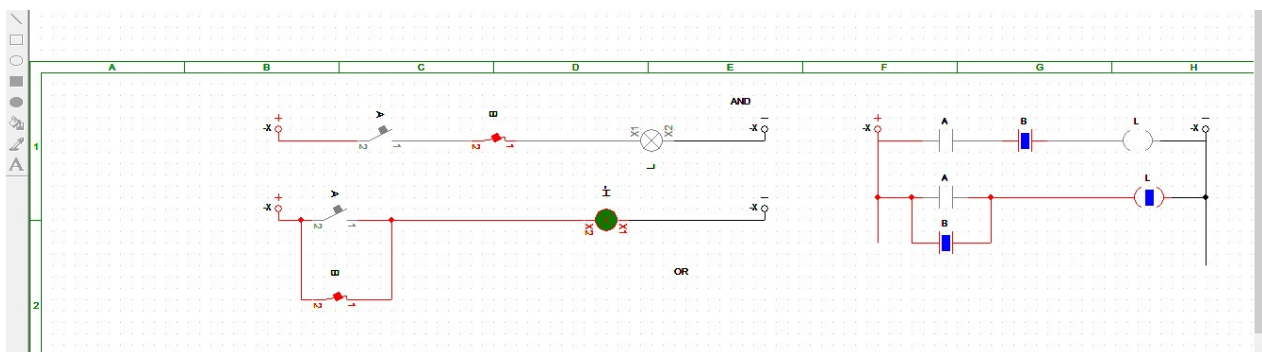
A=1

B=0



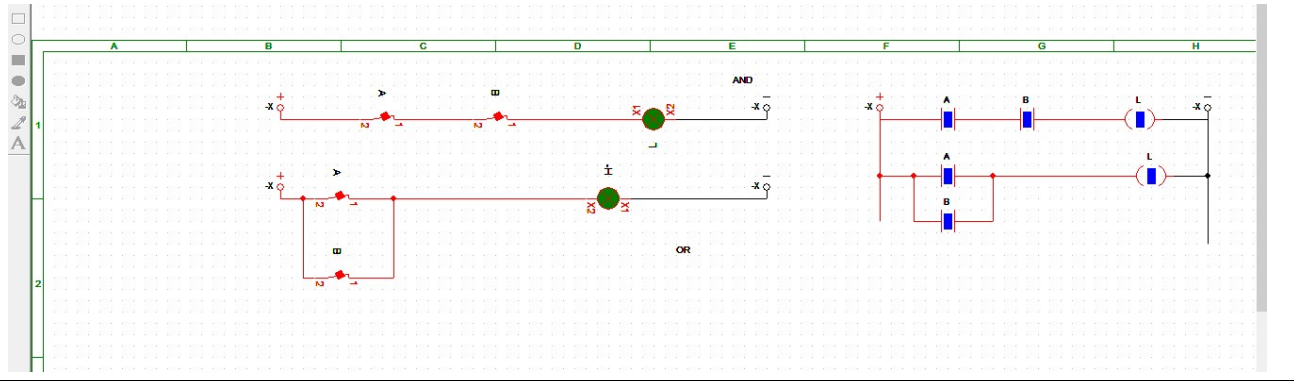
A=0

B=1

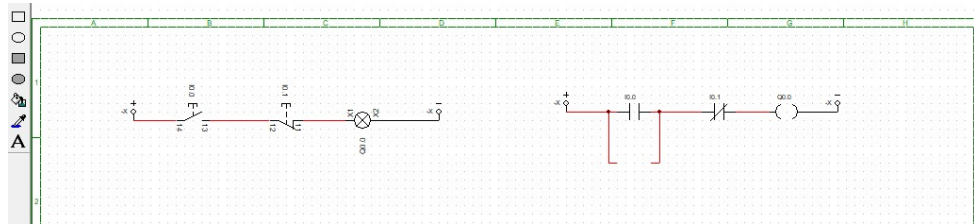


A=1

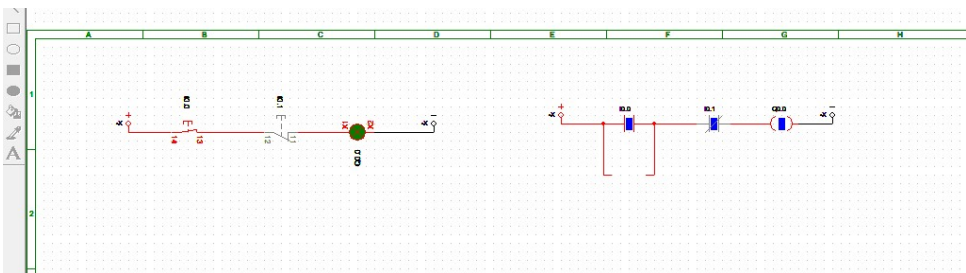
B=1



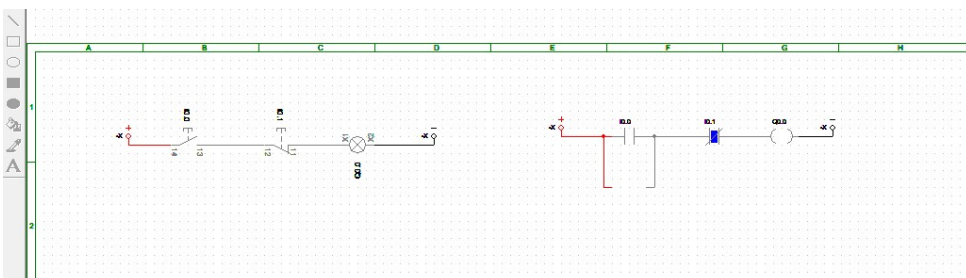
Pulsante di autoritenuta



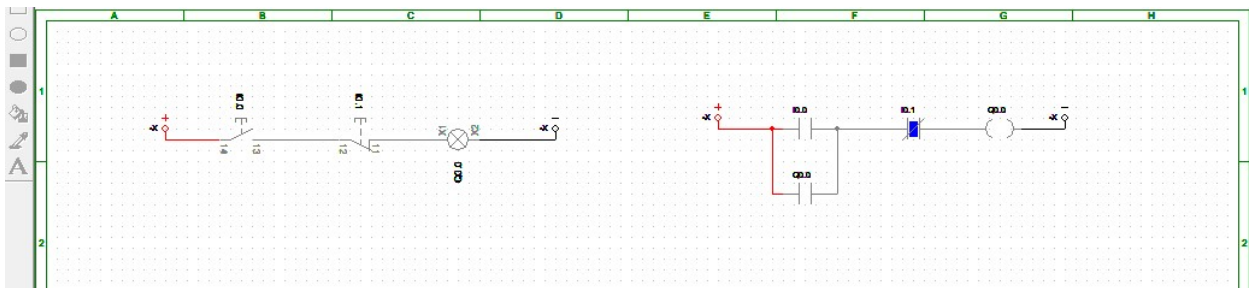
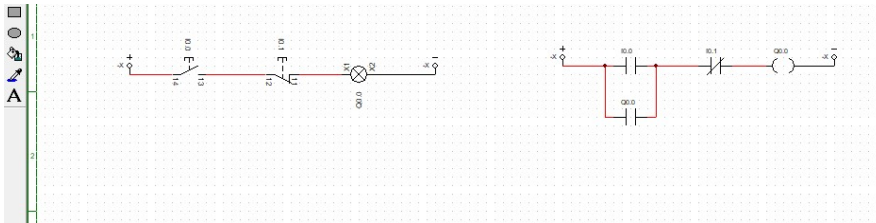
Quando il pulsante IO.0 è chiuso, l'uscita Q0.0 è alta



Una volta che però il pulsante viene rilasciato, l'uscita ritornerà bassa



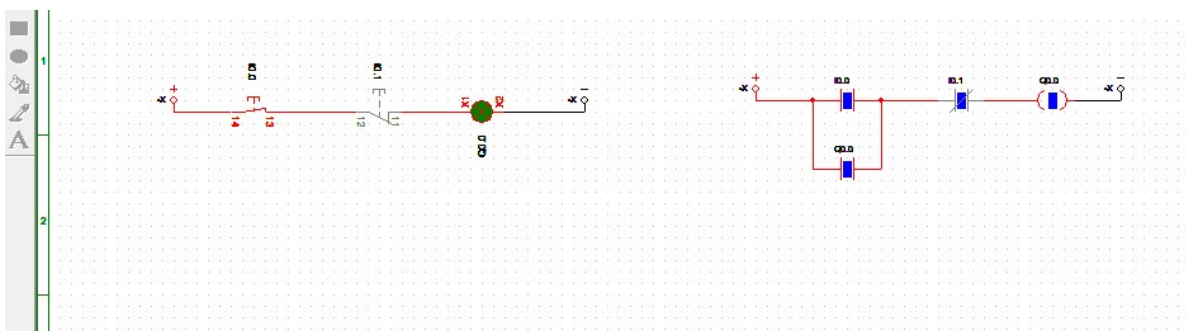
Affinchè ciò non accada, si mette un interruttore NA (normalmente aperto) in parallelo ad I0.0 ma che abbia lo stesso nome di Q0.0 così assume lo stato di Q0.0 e un interruttore IO.1 NC (normalmente chiuso) in serie a I0.0 che faccia passare il segnale se IO.1 è chiuso. Se vogliamo che Q0.0 sia a livello logico basso, dobbiamo cambiare di stato IO.1



I0.0 aperto

IO.1 chiuso

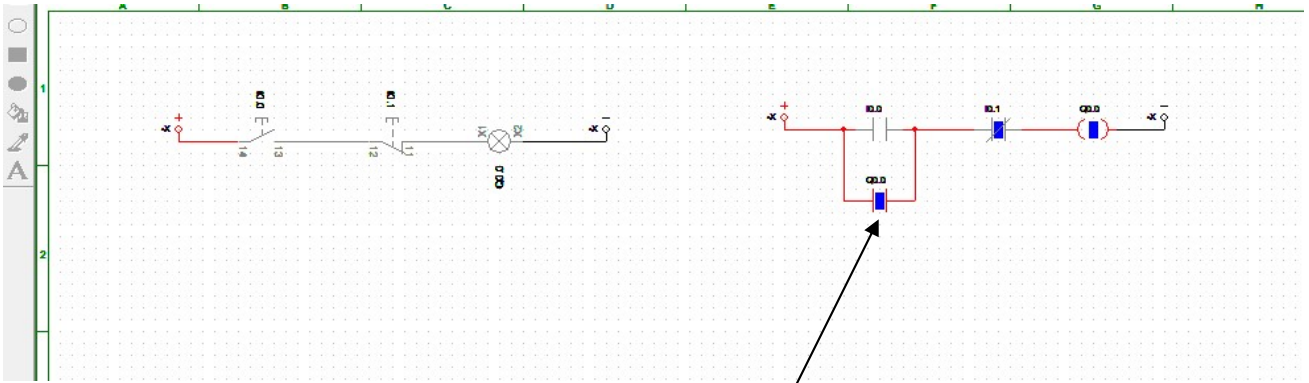
Q0.0 aperto



I0.0 chiuso

IO.1 chiuso

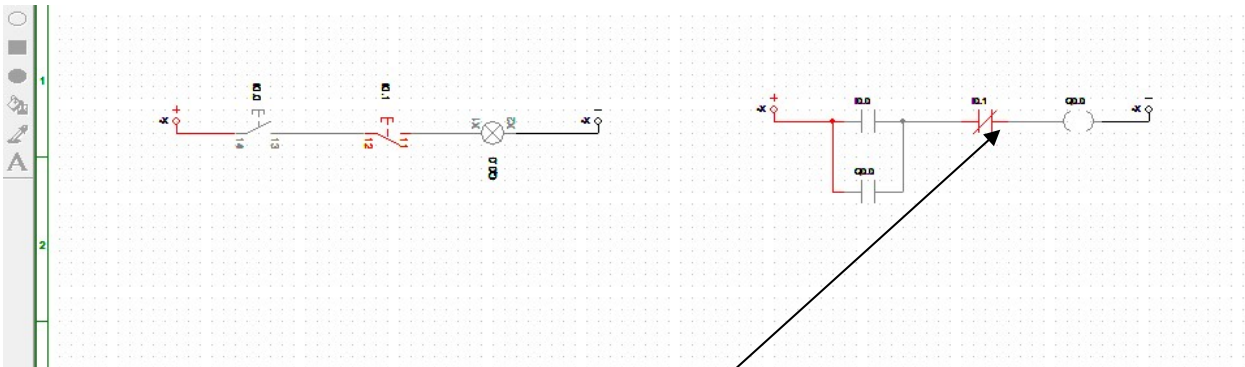
Q0.0 chiuso



IO.0 viene rilasciato e quindi aperto

IO.1 chiuso

Q0.0 è chiuso perché l'interruttore Q0.0 ha assunto il suo stato



IO.0 aperto

IO.1 aperto

Q0.0 aperto perché viene interrotto il segnale

L'interruttore Q0.0 assume lo stesso valore dell'uscita ed è aperto